

กิตติกรรมประกาศ

รายงานการวิจัยเรื่องการพัฒนาระบบกำเนิดสัญญาณชายน์หลายเฟสใหม่ดกระแสที่ควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์ สำเร็จได้ เนื่องจากบุคคลหลายท่านได้กรุณาช่วยเหลือให้ข้อมูลข้อเสนอแนะ คำปรึกษาแนะนำ ความคิดเห็น และกำลังใจแก่ผู้เขียน

ผู้เขียนขอขอบคุณอาจารย์ทุกท่านของคณะเทคโนโลยีอุตสาหกรรม ที่ได้ให้คำแนะนำและกำลังใจในการทำงาน และขอขอบคุณมหาวิทยาลัยราชภัฏสวนสุนันทาที่ได้สนับสนุนทุนในการทำวิจัยในครั้งนี้

ท้ายสุดนี้ ขอกราบขอบพระคุณบิดา มารดา และผู้มีพระคุณทุกท่านที่ได้ช่วยส่งเสริมสนับสนุนกระตุ้นเตือน และเป็นกำลังใจตลอดมาให้ผู้เขียนจัดทำรายงานการวิจัย

ผู้ช่วยศาสตราจารย์ ดร. ปรุณศักดิ์ อัดพุม

กรกฎาคม 2554

สารบัญ

	หน้า
กิตติกรรมประกาศ	(1)
บทคัดย่อ	(2)
ABSTRACT	(3)
สารบัญ	(4)
สารบัญภาพ	(6)
สารตาราง	(9)
บทที่ 1 บทนำ	1
1.1 ความสำคัญและที่มาของปัญหา	1
1.2 วัตถุประสงค์	3
1.3 สมมติฐานของการวิจัย	3
1.4 ประโยชน์ที่คาดว่าจะได้รับ	3
1.5 ขอบเขตของการวิจัย	4
บทที่ 2 ทฤษฎีและงานวิจัยที่เกี่ยวข้อง	5
2.1 มอสมิทรานซิสเตอร์	5
2.2 วงจรสะท้อนกระแส	11
2.3 หลักการพื้นฐานของทรานส์ลิเนียร์	18
2.4 วงจรขยายคลาส AB แบบทรานส์ลิเนียร์รูป	21
2.5 วงจรขยายความนำถ่ายอิน	24
2.6 วงจรสายพานกระแส	29
2.7 วงจรขยายส่งผ่านความนำสายพานกระแสที่ควบคุมด้วยกระแส	36
2.8 หลักการของวงจรกำเนิดสัญญาณ	38
2.9 หลักการกำเนิดสัญญาณซายน์แบบหลายเฟส	45
2.10 งานวิจัยที่เกี่ยวข้อง	54
2.11 สรุป	58
บทที่ 3 วิธีดำเนินการวิจัย	59
3.1 การพัฒนาและออกแบบวงจรส่งผ่านทุกความถี่ ลำดับหนึ่งโหมดกระแส	59

สารบัญ (ต่อ)

	หน้า
3.2 การวิเคราะห์ห่วงจรในกรณีไม่เป็นอุดมคติ	65
3.3 การพัฒนาและออกแบบระบบกำเนิดสัญญาณชಾಯน์ แบบหลายเฟส	69
3.4 การเปรียบเทียบคุณสมบัติของวงจรถ่วงจรอื่น	75
3.5 สรุป	76
บทที่ 4 ผลการวิจัย	78
4.1 ผลการจำลองการทำงานของวงจรถ่วงผ่านทุกความถี่ลำดับหนึ่ง	78
4.2 ผลการจำลองการทำงานของวงจรถ่วงกำเนิดสัญญาณชಾಯน์แบบหลายเฟส	83
4.3 ผลการทดลองวงจรถ่วงด้วยการต่อวงจรถ่วงจริง	86
4.4 สรุป	90
บทที่ 5 สรุปผลการวิจัยและข้อเสนอแนะ	91
5.1 สรุปผล	91
5.2 ข้อเสนอแนะ	92
บรรณานุกรม	93
ภาคผนวก	
ภาคผนวก ก แบบจำลองของมอดสทรานซิสเตอร์ที่ใช้ในงานวิจัย	97
ภาคผนวก ข ผลงานวิจัยที่ได้ตีพิมพ์	98
ประวัติผู้ทำรายงานการวิจัย	110

สารบัญญภาพ

ภาพที่	หน้า
2.1 โครงสร้างของ NMOS	6
2.2 โครงสร้างของ PMOS	7
2.3 การไปอัลส (ก) NMOS (ข) PMOS	8
2.4 สัญลักษณ์แบบต่างๆของมอสเฟต	9
2.5 คุณสมบัติทางเอาต์พุตของมอสเฟต	11
2.6 บล็อกไดอะแกรมของวงจรสะท้อนกระแส (ก) ชนิดบวก (ข) ชนิดลบ	12
2.7 วงจรสะท้อนกระแสแบบพื้นฐานที่เชื่อมอสชนิดเป็นแซนแนล	13
2.8 คุณสมบัติที่เอาต์พุตของวงจรในภาพที่ 2.7 ในกรณี M_1 และ M_2 สมพงษ์กัน	14
2.9 (ก) แบบจำลองสัญญาณขนาดเล็กของ M_1 (ข) วงจรสมมูลย์ของแบบจำลองสัญญาณขนาดเล็กของ M_1	15
2.10 (ก) แบบจำลองสัญญาณขนาดเล็กของวงจรสะท้อนกระแส (ข) วงจรสมมูลย์ของแบบจำลองสัญญาณขนาดเล็กของภาพ (ก)	16
2.11 วงจรสมมูลย์ของสัญญาณขนาดเล็กของวงจรสะท้อนกระแสในภาพที่ 2.7	16
2.12 วงจรสะท้อนกระแสแบบมีจุดออกหลายจุด	18
2.13 รูปแบบทั่วไปของวงจรทรานส์ลิเนียร์รูป	20
2.14 วงจรขยายคลาส AB แบบทรานส์ลิเนียร์รูป	22
2.15 สัญลักษณ์ของ OTA	25
2.16 วงจรสมมูลย์ทางอุดมคติของ OTA	25
2.17 วงจรขยายความนำถ่ายโอนชนิดใช้มอสทรานซิสเตอร์อย่างง่าย	26
2.18 กราฟความสัมพันธ์ระหว่างกระแสจุดออก ที่เป็นฟังก์ชันของแรงดันผลต่างอินพุต	27
2.19 วงจรสมมูลย์ของ OTA ที่มีโครงสร้างแบบมอสทรานซิสเตอร์	28
2.20 วงจรสายพานกระแสยุคที่หนึ่ง (CCI)	29
2.21 วงจรสายพานกระแสยุคที่สอง (CCII)	31
2.22 วงจรสายพานกระแสยุคที่สองแบบปรับค่าโดยวิธีทางอิเล็กทรอนิกส์	32
2.23 วงจรสายพานกระแสยุคที่สองแบบควบคุมได้ด้วยกระแส	33
2.24 วงจรสายพานกระแสยุคที่สาม	35

สารบัญญภาพ (ต่อ)

ภาพที่	หน้า
2.25 CCCCTA (ก) สัญญลักษณ์ (ข) วงจรสมมูล	36
2.26 โครงสร้างภายในของ CCCCTA	37
2.27 บล็อกไดอะแกรมแสดงองค์ประกอบของวงจรถ่ายโอนสัญญาณ	40
2.28 บล็อกไดอะแกรมของวงจรมีการป้อนกลับแบบบวก	40
2.29 ความหมายทางเกณฑ์ของบาร์คอสเซ่น	42
2.30 โครงสร้างวงจรถ่ายโอนสัญญาณชายน์เฟสเดียว	43
2.31 การดัดแปลงของวงจรถ่ายโอนความถี่	45
2.32 ผลตอบสนองของวงจรถ่ายโอนความถี่ต่ำผ่าน	47
2.33 โครงสร้างของวงจรถ่ายโอนสัญญาณชายน์หลายเฟสที่ สร้างทรานส์เฟอร์ฟังก์ชันของวงจรถ่ายโอนความถี่ต่ำผ่าน	48
2.34 สัญญาณชายน์ 3 เฟสที่มีความต่างเฟสของสัญญาณข้างเคียง 120 องศา	50
2.35 สัญญาณชายน์ 3 เฟสที่มีความต่างเฟสของสัญญาณข้างเคียง 60 องศา	50
2.36 ผลตอบสนองทางเฟสของวงจรถ่ายโอนผ่านทุกความถี่ตามสมการที่ 2.76	51
2.37 ผลตอบสนองทางเฟสของวงจรถ่ายโอนผ่านทุกความถี่ตามสมการที่ 2.77	52
2.38 โครงสร้างของวงจรถ่ายโอนสัญญาณชายน์หลายเฟสที่ ใช้วงจรถ่ายโอนผ่านทุกความถี่	52
2.39 วงจรถ่ายโอนสัญญาณชายน์แบบหลายเฟสที่ใช้ CCCII	54
2.40 วงจรถ่ายโอนสัญญาณชายน์แบบหลายเฟสที่ใช้ CCCII ร่วมกับอุปกรณ์พาสซีฟที่ต่อลงกราวด์	55
2.41 วงจรถ่ายโอนสัญญาณชายน์แบบหลายเฟสที่ใช้ CDTA	56
2.42 วงจรถ่ายโอนสัญญาณชายน์แบบหลายเฟสที่ใช้ CDTA ที่อยู่บนพื้นฐานของวงจรถ่ายโอนผ่านทุกความถี่ลำดับหนึ่ง	56
2.43 วงจรถ่ายโอนสัญญาณชายน์แบบหลายเฟสที่ใช้ CDTA โดยปราศจากวงขยายภายนอก	57
3.1 ขั้นตอนดำเนินงานวิจัย	60
3.2 แผนผังการพัฒนาวงจรถ่ายโอนผ่านทุกความถี่ลำดับหนึ่งโหมดกระแส	61
3.3 วงจรถ่ายโอนผ่านทุกความถี่ลำดับหนึ่งโหมดกระแสที่ควบคุมอัตราขยายกระแสได้	62

สารบัญภาพ (ต่อ)

ภาพที่	หน้า
3.4 วงจรเทียบเคียงของ CCCCTA เมื่อพิจารณาที่ความถี่สูง	67
3.5 วงจรกรองผ่านทุกความถี่ลำดับหนึ่งเมื่อพิจารณาที่ความถี่สูง	68
3.6 โครงสร้างของวงจรถ่ายทอดสัญญาณชายน์ 2 เฟส	69
3.7 วงจรถ่ายทอดสัญญาณชายน์ 2 เฟส	71
3.8 โครงสร้างของวงจรถ่ายทอดสัญญาณชายน์ n เฟส	71
3.9 วงจรถ่ายทอดสัญญาณชายน์ n เฟส	74
4.1 โครงสร้างภายในของ CCCCTA ที่ใช้ในการจำลองการทำงาน	79
4.2 ผลตอบสนองทางความถี่ของวงจรถ่ายทอดผ่านทุกความถี่ลำดับหนึ่ง	80
4.3 ผลตอบสนองทางเฟสของวงจรถ่ายทอดผ่านทุกความถี่ลำดับหนึ่งเมื่อปรับค่า I_{B1}	80
4.4 ผลตอบสนองทางเฟสของวงจรถ่ายทอดผ่านทุกความถี่ลำดับหนึ่งเมื่อปรับค่า I_{B2}	81
4.5 ผลตอบสนองทางโดเมนเวลาที่เมื่อปรับค่า I_{B2}	81
4.6 ผลตอบสนองทางโดเมนเวลาที่ความถี่ต่างๆ	82
4.7 ผลการจำลองวงจรถ่ายทอดสัญญาณ 2 เฟส	83
4.8 ผลการจำลองวงจรถ่ายทอดสัญญาณ 3 เฟส	84
4.9 ผลการจำลองวงจรถ่ายทอดสัญญาณ 4 เฟส	85
4.10 ความถี่ของการก่อกำเนิดสัญญาณเมื่อเปลี่ยน ค่าตัวเก็บประจุและกระแสไบแอส I_{B1}	86
4.11 วงจรที่ใช้ในการทดลองจริง	87
4.12 ภาพถ่ายของวงจรที่สร้างขึ้น	87
4.13 สัญญาณเอาต์พุตที่ได้จากการทดลองจริงที่ความถี่ 379kHz	88
4.14 สเปกตรัมของสัญญาณที่ความถี่ 379kHz	88
4.15 สัญญาณเอาต์พุตที่ได้จากการทดลองจริงที่ความถี่ 502kHz	89
4.16 สเปกตรัมของสัญญาณที่ความถี่ 502kHz	89

สารบัญตาราง

ตารางที่	หน้า
2.1 ความสัมพันธ์ของจำนวนเฟสเงื่อนไขและความถี่ของการออกสซิลเลตของโครงสร้างวงจรตามภาพที่ 2.33(ก)	49
2.2 ความสัมพันธ์ของจำนวนเฟสเงื่อนไขและความถี่ของการออกสซิลเลตของโครงสร้างวงจรตามภาพที่ 2.33(ข)	49
3.1 คุณสมบัติของวงจรถ้าเนดส์สัญญาณแบบหลายเฟสจากบล็อกไดอะแกรมในภาพที่ 3.8	73
3.2 ผลการเปรียบเทียบคุณสมบัติของการเปรียบเทียบคุณสมบัติของวงจรถ้าเนดส์กับวงจรถ้าเนดส์อื่น	75
4.1 ขนาดของทรานซิสเตอร์	79